


LATERAL TYPE PHOTO-TRIAC

Patent Number: JP6350077
Publication date: 1994-12-22
Inventor(s): MARIYAMA MITSURU
Applicant(s): SHARP CORP
Requested Patent:  JP6350077
Application Number: JP19930135896 19930607
Priority Number(s):
IPC Classification: H01L29/747; H01L29/74
EC Classification:
Equivalents: JP3234677B2

Abstract

PURPOSE: To obtain a lateral type photo-TRIAC having an improved commutation characteristic, an enhanced breakdown strength with improved quality.

CONSTITUTION: A passivation film constituted of a silicon oxide film 4 and an oxygen-doped polycrystalline silicon film 5 is provided on the surface of a chip in an area from a main junction part to the respective inside of ring-shaped P-type diffused regions P3 and P4 formed around a P gate diffused region P1 and each anode diffused region A1. On the surface of the chip outside the P-type diffused regions, the passivation film constituted of the oxygen-doped polycrystalline silicon film and the silicon oxide film is provided. By the aforesaid passivation film on the surface of the chip between channels, a carrier life is reduced remarkably and thereby a commutation characteristic is improved greatly, while the effect of an external electric charge is excluded and thereby a breakdown strength can be made stable.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-350077

(43) 公開日 平成6年(1994)12月22日

(51) Int.Cl.⁵

H 0 1 L 29/747

29/74

識別記号

庁内整理番号

F I

技術表示箇所

G

審査請求 未請求 請求項の数 1 O L (全 5 頁)

(21) 出願番号 特願平5-135896

(22) 出願日 平成5年(1993)6月7日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 鞠山 満

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

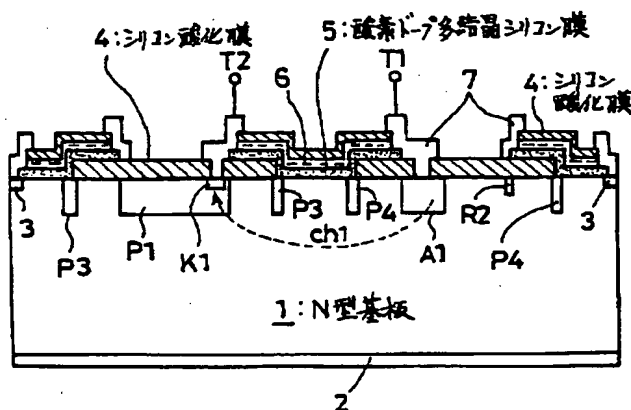
(74) 代理人 弁理士 西田 新

(54) 【発明の名称】 ラテラル型フォトリニアック

(57) 【要約】

【目的】 転流特性の向上、高耐圧化および高品質化を達成したラテラル型フォトリニアックを提供する。

【構成】 主接合部からPゲート拡散領域 (P 1), (P 2) と各アノード拡散領域 (A 2), (A 1) との周囲に形成したリング状のP型拡散領域 (P 3), (P 4) の内側までのチップ表面に、シリコン酸化膜 (4) と酸素ドーパ多結晶シリコン膜 (5) からなるパシベーション膜を配設する。P型拡散領域の外側のチップ表面に、酸素ドーパ多結晶シリコン膜とシリコン酸化膜からなるパシベーション膜を配設する。チャンネル間のチップ表面の前記パシベーション膜によりキャリアライフが著しく低下して転流特性が格段に向上し、外部電荷の影響を排除して耐圧を安定化できる。



(2)

【特許請求の範囲】

【請求項1】 プレーナ型の半導体チップであるラテラル型フォトリソグラフィックにおいて、各Pゲート拡散領域とこれらに対しそれぞれ他方側の各アノード拡散領域とを各々組み合わせた各箇所の周囲に、リング状のP型拡散領域がそれぞれ形成され、主接合部から前記P型拡散領域の内側までのチップ表面に、シリコン酸化膜と酸素ドーパド多結晶シリコン膜からなるパシベーション膜が連続的に配設されているとともに、前記P型拡散領域の外側のチップ表面に、酸素ドーパド多結晶シリコン膜とシリコン酸化膜からなるパシベーション膜が連続的に配設されていることを特徴とするラテラル型フォトリソグラフィック。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、転流特性の向上、高耐圧化および高品質化を達成したラテラル型フォトリソグラフィックに関するものである。

【0002】

【従来の技術】 斯かるこの種のラテラル型フォトリソグラフィックは、一部を除去した平面構造を示す図5および図5のB-B線で切断した断面構造を示す図6のような構成になっている。即ち、シリコンのN型基板(1)の表面の一方側に、N型のカソード拡散領域(K1)とこれを包囲するP型のPゲート拡散領域(P1)及びこれから離間した位置にP型のアノード拡散領域(A1)が形成されている。一方、シリコンのN型基板(1)の表面の他方側に、N型のカソード拡散領域(K2)とこれを包囲するP型のPゲート拡散領域(P2)及びこれから離間した位置にP型のアノード拡散領域(A1)が、一方側とは対称位置に配して形成されている。

【0003】そして、端子(T1)がA1電極兼A1配線(7)を通じアノード拡散領域(A1)とカソード拡散領域(K2)に接続され、端子(T2)がA1電極兼A1配線(7)を通じアノード拡散領域(A2)とカソード拡散領域(K1)に接続されている。各アノード拡散領域(A1)、(A2)にはゲート抵抗(R1)、

(R2)が延設され、N型基板(1)の表面周端にチャンネルストッパー(3)形成されている。また、N型基板(1)の裏面には、カソード拡散領域(K1)、

(K2)と同時に形成される同じ濃度のN型拡散領域(2)が、全面にわたり形成されている。カソード拡散領域(K1)、(K2)及びN型拡散領域(2)の表面濃度は $5 \times 10^{20} \text{ cm}^{-3}$ 以上で、N型基板(1)の濃度は、一般に $10^{13} \sim 10^{15} \text{ cm}^{-3}$ である。このN型基板(1)の裏面にN型拡散領域(2)を形成する目的は、フォトダイオードとしての光感度 I_{pd} を向上させ、フォトリソグラフィックの点弧のための光感度を向上させるためである。

【0004】この理由は、N型基板(1)の裏面に高濃

度のN型拡散領域(2)即ち N^+ 層を形成すると、N型基板(1)の少数キャリアのライフタイムが大きくなるためである。つまり、この N^+ 層が無いと、少数キャリアがN型基板(1)の裏面で再結合し易いが、 N^+ 層があると反射するため、等価的ライフタイムが大きくなる。従って光感度 I_{pd} も大きくなる。これは一般にBSF効果と呼称されている。また、パシベーション膜としてシリコン酸化膜(4)を使用し、且つA1オーバレイ構造により約600Vの耐圧を得ている。尚、各図の破線矢印は第1及び第2のチャンネル $ch1$ 、 $ch2$ の電流の流れを示している。

【0005】

【発明が解決しようとする課題】 然し乍ら、従来のラテラル型フォトリソグラフィックには以下のような主として二つの問題がある。先ず、第1の問題として、従来構造には正孔のライフタイムが長いことに起因して転流特性が悪いという欠点がある。例えば、アノード拡散領域(A1)、N型基板(1)、Pゲート拡散領域(P1)、カソード拡散領域(K1)からなる第1のチャンネル $ch1$ が導通していた交流の半サイクル後、アノード拡散領域(K2)、N型基板(1)、Pゲート拡散領域(P2)およびカソード拡散領域(K2)からなる第2のチャンネル $ch2$ に印加される電圧の立ち上がりが必要な場合、光の入射がない場合でも、余剰の正孔によって第2のチャンネル $ch2$ が導通してしまう。

【0006】尚、仮にN型基板(1)の裏面のN型拡散領域(2)を除外すると、前述のBSF効果が無いことから転流特性が向上する反面、フォトダイオードの光感度が低下する欠点が生じ、この双方の特性を共に向上させることができない。

【0007】次に、第2の問題として、従来では、高耐圧化を得ることを目的としてパシベーション膜としてシリコン酸化膜(4)を使用し、且つA1オーバレイ構造にする手段を採用しているが、当該フォトリソグラフィックをアッセンブリした製品を長期間使用している際に、パッケージのモールド樹脂等がエージング等により正に帯電すると、耐圧が上昇し、この耐圧が上昇すること自体は特に問題はないが、参考のために示した図4のように、破線で図示する空乏層が延びる先にピンホール等による異常拡散(AK)が存在すると、前述の外部電荷の影響でパンチスルーして耐圧劣化を起こし、信頼性上の不良が発生する。

【0008】そこで本発明は、転流特性の向上、高耐圧化および高品質化を達成したラテラル型フォトリソグラフィックを提供することを技術的課題とするものである。

【0009】

【課題を解決するための手段】 本発明は、上記した各課題を達成するための技術的手段として、ラテラル型フォトリソグラフィックを次のように構成した。即ち、プレーナ型の半導体チップであるラテラル型フォトリソグラフィック

3

において、各Pゲート拡散領域とこれらに対しそれぞれ他方側の各アノード拡散領域とを各々組み合わせた各箇所の周囲に、リング状のP型拡散領域がそれぞれ形成され、主接合部から前記P型拡散領域の内側までのチップ表面に、シリコン酸化膜と酸素ドーブ多結晶シリコン膜からなるパシベーション膜が連続的に配設されているとともに、前記P型拡散領域の外側のチップ表面に、酸素ドーブ多結晶シリコン膜とシリコン酸化膜からなるパシベーション膜が連続的に配設されていることを特徴として構成されている。

【0010】

【作用】チャンネル間のチップ表面が、酸素ドーブ多結晶シリコン酸化膜とシリコン酸化膜からなるパシベーション膜で形成されているため、この領域におけるキャリアライフタイムが著しく低下することにより転流特性が格段に向上する。また、パシベーション膜として使用している酸素ドーブ多結晶シリコン膜にリーク電流が流れることにより電荷が蓄積されないため、パッケージのモールド樹脂等の帯電による外部電荷の影響を受けず、長期間の使用に際しても耐圧が安定して高品質化を図れる。

【0011】

【実施例】以下、本発明の好適な一実施例について図面を参照しながら詳述する。図1は本発明の一実施例の一部を除去した平面構造、図2は図1のA-A線で切断した断面構造をそれぞれ示し、これらの図において図5および図6と同一若しくは同等のものには同一の符号を付してその説明を省略する。そして、特徴とする点は、各Pゲート拡散領域(P1)、(P2)とこれらに対しそれぞれ他方側の各アノード拡散領域(A2)、(A1)とを各々組み合わせた各箇所の周囲に、リング状のP型拡散領域(P3)、(P4)がそれぞれ形成され、主接合部から各P型拡散領域(P3)、(P4)の内側までのチップ表面に、シリコン酸化膜(4)と酸素ドーブ多結晶シリコン膜(5)からなるパシベーション膜が連続的に配設されているとともに、各P型拡散領域(P3)、(P4)の外側のチップ表面に、酸素ドーブ多結晶シリコン膜(5)とシリコン酸化膜(4)からなるパシベーション膜が連続的に配設された構成である。

【0012】次に、この実施例の構成をその製造手順に基づいて説明する。N型基板(1)の表面に、アノード拡散領域(A1)、(A2)と、Pゲート拡散領域(P1)、(P2)と、リング状のP型拡散領域(P3)、(P4)とを、ボロンを不純物として同時に形成する。

【0013】続いて、ゲート抵抗(R1)、(R2)を、ボロンを不純物として形成した後に、Pゲート拡散領域(P1)、(P2)の各々の表面の一部、チップ周囲およびN型基板(1)の裏面にそれぞれ、カソード拡散領域(K1)、(K2)、チャンネルストッパー

(3)およびN型拡散領域(2)を同時に形成する。次

4

に、上述の各部分の上にシリコン酸化膜(4)を形成した後に、このシリコン酸化膜(4)におけるチャンネル間およびフィールド部分をエッチングし、そのエッチング部分に、酸素ドーブ多結晶シリコン膜(5)と、シリコンナイトライド膜(6)と、ノンドープC、V、D法によるシリコン酸化膜(4)とを順次形成する。尚、シリコンナイトライド膜(6)は耐湿性の向上を目的として形成されている。Al電極兼Al配線(7)は、N型基板(1)の表面に蒸着されたAl膜を選択エッチングして形成する。

【0014】上述のN型基板(1)の不純物濃度は、 $1.0 \times 10^{13} \sim 1.0 \times 10^{15} \text{ cm}^{-3}$ のものを使用する。酸素ドーブ多結晶シリコン膜(5)は、酸素濃度が10~40%で、厚さを1000~10000Åとし、また、シリコンナイトライド膜(6)は厚さを1000~5000Åとし、何れも気相成長法により形成する。

【0015】この実施例のフォトリソグラフィックは、チャンネル間のチップ表面が、酸素ドーブ多結晶シリコン酸化膜(5)とシリコン酸化膜(4)からなるパシベーション膜で形成されているため、この領域におけるキャリアライフタイムが、ラテラル h_{FE} の値で約1桁程度と著しく低下し、従って転流特性が格段に向上する。尚、この実施例において、主接合部からリング状のP型拡散領域(P3)、(P4)までのチップ表面をシリコン酸化膜(4)と酸素ドーブ多結晶シリコン膜(5)で形成している理由は、アノードとカソード間に順バイアスが印加されたオフ状態時に、Pゲート拡散領域(P1)、

(P2)とN型基板(1)からなるPN接合部には、表面の酸素ドーブ多結晶シリコン膜(5)を通過するオーミック電流と表面単位による生成電流が無視できない程度に発生し、このリーク電流(10μA程度)が100℃前後の高温環境下でPNPN構造の正帰還作用による自己暴走に至って誤動作するのを防止する目的で、前述のパシベーション膜構造として生成電流を低減させるためである。尚、オーミック電流の発生は問題とならない程度のオーダーである。

【0016】また、パシベーション膜として使用している酸素ドーブ多結晶シリコン膜(5)にリーク電流が流れることにより電荷が蓄積されないため、パッケージのモールド樹脂の帯電等による外部電荷の影響を受けず、製品組み込み後の長期間使用の際のエージングで耐圧が変化しない。そのため、耐圧テストで良品と判定されたものは、参考のために示した図3に示すように、仮にピンホール等による異常拡散(AK)がフィールド部に存在しても耐圧変動しないため、空乏層が安定して長期間の使用で耐圧劣化する信頼性上の不良は発生しない。即ち、耐圧が安定化して高品質化を図れる。更に、このようなパシベーション膜の構造により、800V以上の高耐圧化も可能となる。

【0017】

(3)

10

20

30

40

50

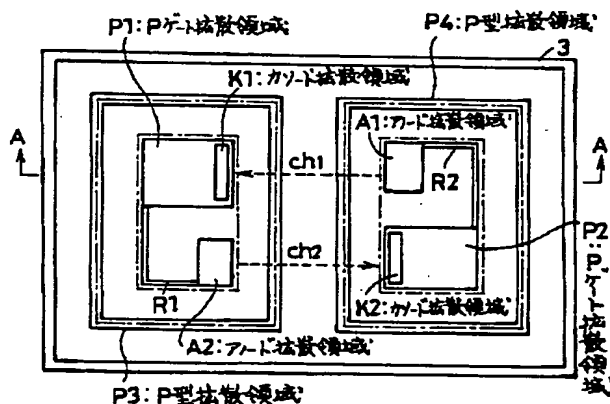
(4)

5

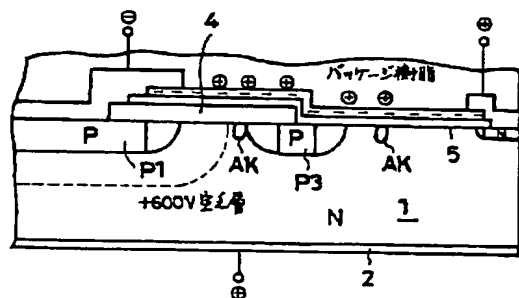
【発明の効果】以上のように本発明のラテラル型フォトトライアックによると、各Pゲート拡散領域とこれらに対しそれぞれ他方側の各アノード拡散領域とを各々組み合わせた各箇所周囲に、リング状のP型拡散領域がそれぞれ形成され、主接合部から前記P型拡散領域の内側までのチップ表面に、シリコン酸化膜と酸素ドーブ多結晶シリコン膜からなるパシベーション膜が連続的に配設されているとともに、前記P型拡散領域の外側のチップ表面に、酸素ドーブ多結晶シリコン膜とシリコン酸化膜からなるパシベーション膜が連続的に配設された構成としたので、チャンネル間のチップ表面が、酸素ドーブ多結晶シリコン酸化膜とシリコン酸化膜からなるパシベーション膜で形成されているため、この領域におけるキャリアライフタイムが著しく低下して転流特性が格段に向上する。

【0018】また、パシベーション膜として使用している酸素ドーブ多結晶シリコン膜にリーク電流が流れることにより電荷が蓄積されないため、パッケージのモールド樹脂の帯電等による外部電荷の影響を受けず、耐圧が

【図1】



【図3】



6

安定化して高品質化を図れるとともに高耐圧化を達成できる。

【図面の簡単な説明】

【図1】本発明の一実施例の一部除去した概略平面図である。

【図2】図1のA-A線切断概略断面図である。

【図3】同上、耐圧安定化を説明するための参考図である。

【図4】従来のフォトトライアックの耐圧不安定を説明するための参考図である。

【図5】従来のフォトトライアックの一部除去した概略平面図である。

【図6】図5のB-B線切断概略断面図である。

【符号の説明】

P1, P2 Pゲート拡散領域

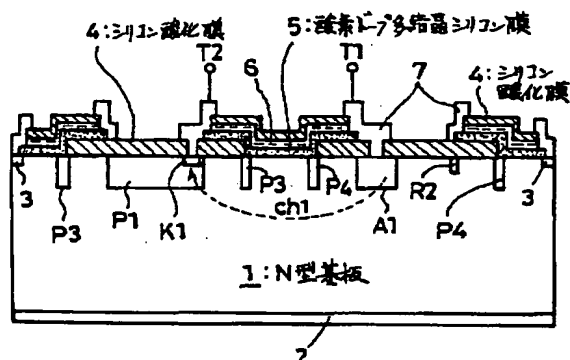
A1, A2 アノード拡散領域

P3, P4 リング状のP型拡散領域

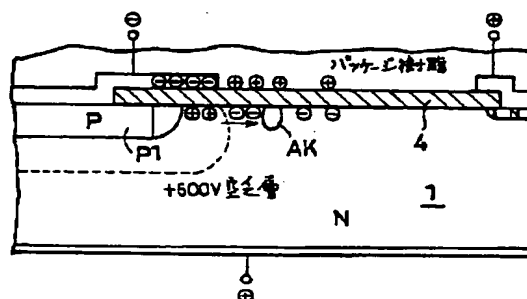
4 シリコン酸化膜

5 酸素ドーブ多結晶シリコン膜

【図2】

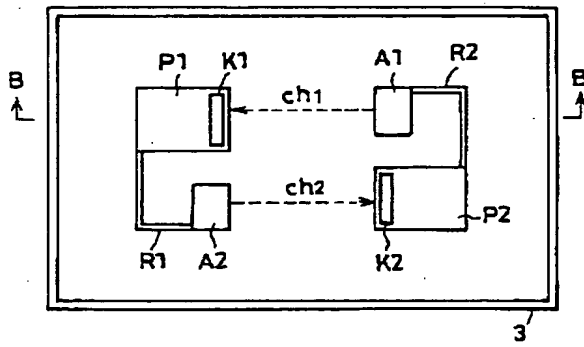


【図4】



(5)

【図5】



【図6】

